

浙江海洋大学 2021- 2022 学年第 二 学期
《计算机组成原理》课程期末考试卷 (B)

(适用班级 A20 数科);

考试时间: 120 分钟

一	二	三	四	五	六	七	八	九	十	总分

一、选择题 (每题 2 分, 共 40 分)

- 可以在计算机直接执行的语言和用助词符编写的语言分别是 ()。
I. 机器语言 II. 汇编语言 III. 高级语言 IV 操作系统原语 V. 正则语言
A.II 和 III B.II 和 IV C.I 和 II D.I 和 V
- 存放欲执行指令的寄存器是 ()。
A.MAR B.PC C. MDR D. IR
- 程序 P 在机器 M 上的执行时间是 20 秒, 编译优化后, P 执行的指令数减少到原来的 70%, 而 CPI 增加到原来的 1.2 倍, 则 P 在 M 上的执行时间是 ()。
A. 8.4 秒 B. 11.7 秒 C. 14 秒 D. 16.8 秒
- 有如下 C 语言程序段
short si=-32767;
unsigned short usi=si;
执行上述两条语句后, usi 的值为 ()。
A.-32767 B.32767 C.32768 D.32769
- float 型数据通常用 IEEE 754 单精度浮点数格式表示。若编译器将 float 型变量 x 分配在一个 32 位浮点寄存器 FR1 中, 且 $x=-8.25$, 则 FR1 的内容是 ()。
A.C104 0000H B. C242 0000H C. C184 0000H D. C1C2 0000H
- 某同步总线采用数据线和地址线复用方式, 其中地址/数据线有 32 根, 总线时钟频率为 66MHz, 每个时钟周期传送两次数据(上升沿和下降沿各传送一次数据), 该总线的最大数据传输率(总线带宽)是 ()。
A.132 MB/s B.264 MB/s C.528 MB/s D. 1056 MB/s
- 加法器采用并行进位的目的是 ()。
A.增强加法器的功能 B.简化加法器的设计
C.提高加法器的运算速度 D.保证加法器的可靠性
- 设机器字长为 32 位, 一个容量为 16MB 的存储器, CPU 按半字寻址, 其可寻址的单元数为 ()。
A. 2^{24} B. 2^{23} C. 2^{22} D. 2^{21}
- 下列关于多级存储系统的说法中, 正确的有 ()。
I. 多级存储系统是为了降低存储成本
II. 虚拟存储器中主存和辅存之间的数据调动对任何程序员是透明的

学院 专业 班级 姓名 学号

线 订 装

III. CPU 只能与 Cache 直接交换信息, CPU 与主存交换信息也需要经过 Cache

A.仅 I B.仅 I 和 II C.I、II 和 III D.仅 II

10. 动态 RAM 采用下列哪种刷新方式时, 不存在死时间 ()。
- A.集中刷新 B.分散刷新 C.异步刷新 D.都不对
11. 某计算机主存按字节编址, 由 4 个 64M×8 位的 DRAM 芯片采用交叉编址方式构成, 并与宽度为 32 位的存储器总线相连, 主存每次最多读写 32 位数据。若 double 型变量 x 的主存地址为 804001AH, 则读取 x 需要的存储周期数是 ()。
- A.1 B.2 C.3 D.4
12. 某计算机的 Cache 共有 16 块, 采用 2 路组相联映射方式 (即每组 2 块)。每个主存块大小为 32 字节, 按字节编址。主存 129 号单元所在主存块应装入到的 Cache 组号是 ()。
- A.0 B.1 C.4 D.6
13. 某 C 语言程序段如下:
- ```
for(i=0; i<=9; i++)
{ temp=1;
 for(j=0; j<=i; j++) temp *= a[j];
 sum += temp;
}
```
- 下列关于数组 a 的访问局部性的描述中, 正确的是 ( )。
- A.时间局部性和空间局部性皆有  
B.无时间局部性, 有空间局部性  
C.有时间局部性, 无空间局部性  
D.时间局部性和空间局部性皆无在
14. 某计算机按字节编址, 指令字长固定且只有两种指令格式, 其中三地址指令 29 条, 二地址指令 107 条, 每个地址字段为 6 位, 则指令字长至少应该是 ( )。
- A. 24 位 B. 26 位 C. 28 位 D. 32 位
15. 设相对寻址的转移指令占 3 个字节, 第一个字节为操作码, 第二三字节为相对位移量 (补码表示)。而且数据在存储器中采用以低字节为字地址的存放方式。每当 CPU 从存储器中取出一个字节时, 即自动完成 (PC)+1→PC。若 PC 当前值为 240 (十进制), 要求转移到 290 (十进制), 则转移指令的第二、三字节的机器代码是 ( ); 若 PC 当前值为 240 (十进制), 要求转移到 200 (十进制), 则转移指令的第二、三字节的机器代码是 ( )。
- A. 2FH、FFH B. D5H、00H C. D5H、FFH D. 2FH、00H
16. 下列叙述中正确的是 ( )。
- A.只有 I/O 指令可以访问 I/O 设备  
B.在统一编址下, 不能直接访问 I/O 设备  
C.访问存储器的指令一定不能访问 I/O 设备  
D.在具有专门 I/O 指令的计算机中, I/O 设备才可以单独编址
17. 下列描述中, 不符合 RISC 指令系统特点的是 ( )。
- A.指令长度固定, 指令种类少  
B.寻址方式种类尽量减少, 指令功能尽可能强  
C.增加寄存器的数目, 以尽量减少访存次数

- D.选取使用频率最高的一些指令，以及很有用但不复杂的指令
18. 在某计算机主存空间为 4 GB，字长为 32 位，按字节编址，采用 32 位定长指令字格式。若指令按字边界对齐存放，则程序计数器(PC)和指令寄存器(IR)的位数至少分别是（ ）。
- A.30、 30      B.30、 32      C.32、 30      D.32、 32
19. 在无转发机制的五段基本流水线(取指、译码/读寄存器、运算、访存、写回寄存器)中，下列指令序列存在数据冒险的指令对是（ ）。
- I1:add R1, R2, R3 ;(R2)+(R3)→R1  
I2:add R5, R2, R4 ;(R2)+(R4)→R5  
I3:add R4, R5, R3 ;(R5)+(R3)→R4  
I4:add R5, R2, R6 ;(R2)+(R6)→R5
- A. I1 和 I2      B. I2 和 I3      C. I2 和 I4      D. I3 和 I4
20. 在微程序控制器，控制部件向执行部件发出的某个控制信号称为（ ）。
- A.微程序      B.微指令      C.微命令      D.微操作

## 二、简答题（共 40 分）

- 已知  $x = -0.1001$ ， $y = 0.1011$ ，用 Booth 算法求出  $x*y$  的结果。（5 分）
- 假设 0101101 是按“偶校验”配置的汉明码，请写出其纠错过程。（5 分）
- CPU 执行一段程序时，Cache 完成存取的次数为 1700 次，主存储器完成存取的次数为 100 次，已知 Cache 的存取周期为 50 ns，主存周期为 250 ns，求 Cache 的命中率，Cache—主存储器系统的效率和平均访问时间（6 分）
- 某机有 8 条微指令 I1~I8，每条微指令所包含的微命令控制信号如下表所示。a~j 分别对应 10 种不同性质的微命令信号。请安排微指令的控制字段格式，使微指令长度尽量小。（8 分）

| 微指令            | 微命令信号 |   |   |   |   |   |   |   |   |   |
|----------------|-------|---|---|---|---|---|---|---|---|---|
|                | a     | b | c | d | e | f | g | h | i | j |
| I <sub>1</sub> |       | √ | √ | √ | √ | √ |   |   |   |   |
| I <sub>2</sub> | √     |   |   |   |   | √ |   |   |   |   |
| I <sub>3</sub> |       |   |   | √ | √ |   | √ |   |   |   |
| I <sub>4</sub> |       | √ |   | √ |   |   |   |   | √ | √ |
| I <sub>5</sub> |       |   |   |   |   |   |   | √ |   |   |
| I <sub>6</sub> | √     | √ |   |   |   |   |   |   |   | √ |
| I <sub>7</sub> |       |   | √ |   |   |   |   | √ |   |   |
| I <sub>8</sub> | √     |   |   |   |   |   | √ |   |   |   |

5. 设某机有 5 级中断：L0、L1、L2、L3、L4，其中断响应优先次序为：L0 最高，L1 次之……L4 最低。现在要求将中断处理次序改为 L4→L3→L0→L1→L2，试问：

(1) 各级中断服务程序中的各中断屏蔽码应如何设置（设每级对应一位，当该位为“0”，表示中断允许；当该位为“1”，表示中断屏蔽）？（5 分）

| 中断处理程序    | 中断处理级屏蔽位 |      |      |      |      |
|-----------|----------|------|------|------|------|
|           | L0 级     | L1 级 | L2 级 | L3 级 | L4 级 |
| L0 中断处理程序 |          |      |      |      |      |
| L1 中断处理程序 |          |      |      |      |      |
| L2 中断处理程序 |          |      |      |      |      |
| L3 中断处理程序 |          |      |      |      |      |
| L4 中断处理程序 |          |      |      |      |      |

(2) 若这 5 级中断同时都发出中断请求，试画出进入各级中断处理过程示意图。（3 分）

6. 某机主存容量为 4M\*16 位，且存储字长等于指令字长，若该机指令系统可完成 108 种操作，操作码位数固定，且具有直接、间接、变址、基址、相对、立即等六种寻址方式，试回答以下问题。（每小题 1 分共 8 分）

- (1) 画出一地址指令格式并指出各字段的作用。
- (2) 该指令直接寻址的最大范围。
- (3) 一次间接寻址和多次间接寻址的寻址范围。
- (4) 立即数的范围（十进制表示）。
- (5) 相对寻址的位移量（十进制表示）。
- (6) 上述六种寻址方式的指令中哪一种执行时间最短，哪一种最长，为什么？哪一种便于程序浮动，哪一种最适合处理数组问题？
- (7) 如何修改指令格式，使指令的寻址范围可扩大到 4M？
- (8) 为使一条转移指令能转移到主存的任一位置，可采取什么措施？简要说明之。

### 三、设计题（每题 10 分，共 20 分）

1、设 CPU 共有 16 根地址线，8 根数据线，并用  $\overline{\text{MREQ}}$  (低电平有效)作访存控制信号，R/W 作读写命令信号(高电平为读,低电平为写)。现有下列存储芯片：

RAM：1K×4 位，2K×8 位，8K×8 位，16K×1 位，4K×4 位；

ROM：2K×8 位，8K×8 位，32K×8 位；

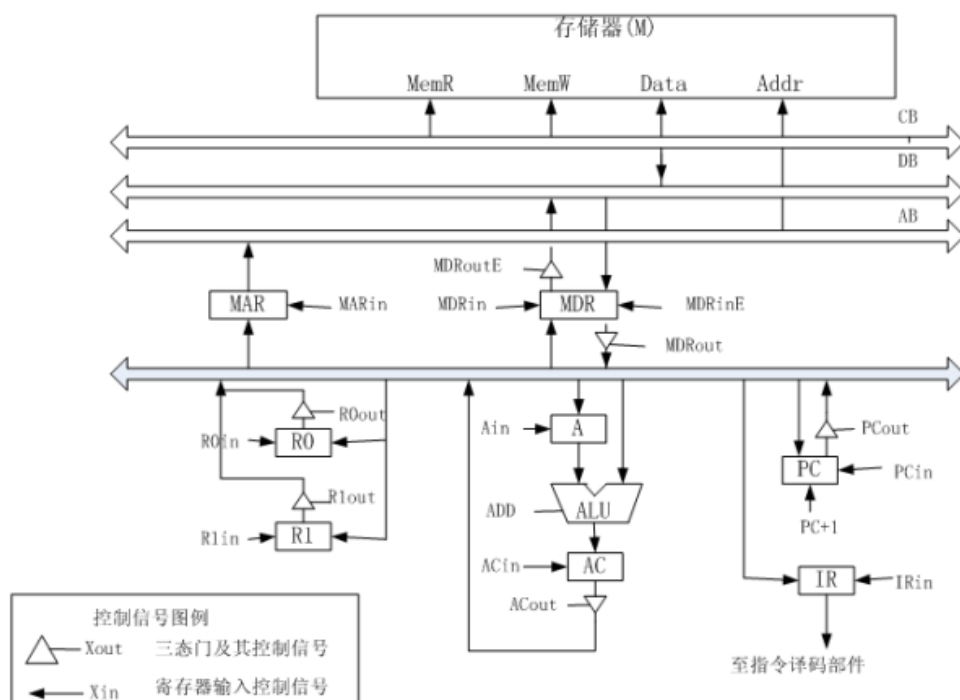
及 74LS138 译码器和各种门电路。

要求：主存地址空间分配：最大 4K 地址空间为系统程序区，相邻的 4K 地址空间为系统程序工作区，最小 16K 地址空间为用户程序区；

试从上述规格中选用合适芯片，画出 CPU 和存储芯片的连接图。

- (1) 指出选用的存储芯片类型及数量；（2 分）
- (2) 详细画出片选逻辑。（8 分）

2、某计算机字长 16 位，采用 16 位定长指令字结构，部分数据通路结构如下图所示，图中所有控制信号为 1 时表示有效、为 0 时表示无效。例如控制信号 MDRinE 为 1 表示允许数据从 DB 打入 MDR，MDRin 为 1 表示允许数据从内总线打入 MDR。假设 MAR 的输出一直处于使能状态。加法指令“ADD (R1), R0”的功能为  $(R0) + ((R1)) \rightarrow (R1)$ ，即将 R0 中的数据与 R1 的内容所指主存单元的数据相加，并将结果送入 R1 的内容所指主存单元中保存。



请按表中描述方式用表格列出指令取指阶段和执行阶段每个节拍的功能和有效控制信号（时钟周期个数不定）。

取指阶段：（3 分）

| 时钟 | 功能                     | 有效控制信号       |
|----|------------------------|--------------|
| C1 | (PC) $\rightarrow$ MAR | PCout, MARin |
| C2 |                        |              |
| C3 |                        |              |
| C4 |                        |              |

执行阶段：（7 分）

| 时钟 | 功能 | 有效控制信号 |
|----|----|--------|
| C1 |    |        |
| C2 |    |        |
| C3 |    |        |
| C4 |    |        |
|    |    |        |
|    |    |        |
|    |    |        |